

8元ハフマン符号を用いた3D TLC NAND型フラッシュメモリ向け データ圧縮とLateral Charge Migrationの抑制

渡邊 光¹ 竹内 健¹

1. はじめに

三次元(3D) Triple Level Cell (TLC) NAND型フラッシュメモリは、大容量かつ低コストを実現するため、メモリセルを積層し、1つのメモリセルにつき3bitのデータを保存する。データはしきい値電圧を8つの状態に分けることで保存される。ここでは各しきい値電圧状態をそれぞれ、Erase状態からG状態と呼ぶ(図1)。

3D NAND型フラッシュメモリは、従来の2D NAND型フラッシュメモリにはなかった特有の信頼性を悪化させる問題(Lateral Charge Migration)[1]が存在する。また、NAND型フラッシュメモリはメモリセルの書き換え回数に制約(上限)があるため、保存するデータを圧縮する(データサイズを小さくする)ことで、実質的に書き換え可能な回数を増加させるデータ圧縮技術が必要となっている。本研究では、データ圧縮として広く使われているハフマン符号を応用し、3D NAND型フラッシュメモリ向けに、Lateral Charge Migrationを抑制し、高信頼化とデータ圧縮を同時に実現する8元ハフマン符号を提案する。

2. 2Dと3D構造におけるデータ保持エラーの発生原因

NAND型フラッシュメモリでは、データ保持時間の増加とともに信頼性が低下する問題がある。データ保持時間の増加によって生じるエラーの原因は2Dと3D NAND型フラッシュメモリでは異なる。2D NAND型フラッシュメモリのエラー原因は、電子を保持している浮遊ゲートからチャンネル側に電子が抜け落ちる現象(Charge Detrap)が支配的であった。しかし、3D NAND型フラッシュメモリはその現象に加えて、データを保持しているメモリセルと積層方向に隣接するメモリセルの電界差によって電子が移動してしまう現象(Lateral Charge Migration)により信頼性が低下する。(図2)

3. ハフマン符号

ハフマン符号は、データの発生頻度に応じてハフマン木を生成しデータを圧縮する。2元ハフマン符号では、データを2つずつ繋げてハフマン木を生成する(図3)。発生頻度が最も低い2つのデータからノード(四角)として接続し、新たにノード(丸)を生成する。その後、生成されたノードも含め、最も発生頻度の低いノード同士を接続してハフマン木を生成していく。全てのノードを繋げてハフマン木が完成した後、各枝に対して1bitのデ



図1. 3D TLC NAND型フラッシュメモリのしきい値電圧分布と各データの割り当て

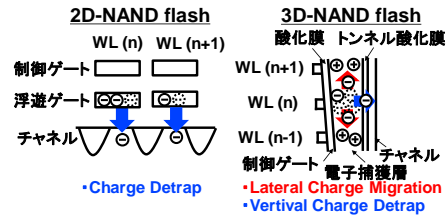


図2. 2D及び3D NAND型フラッシュメモリにおける信頼性の問題

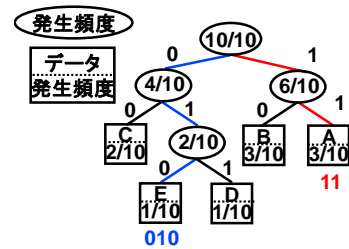


図3. ハフマン符号

ータ("0"又は"1")を割り当てる。データ変調の際は、各枝に割り当てられた各ビットを辿ることでデータを変調し、圧縮することができる。図3の例では、割り当てられたA~Eのデータのうち、発生頻度が最も低いEは"010"の3bitとして保存され、発生頻度が最も高いAは"11"の2bitとして保存される。このように、発生頻度の高いデータのビット長を短くすることによってデータ圧縮を実現する。

4. 従来手法と提案手法の違い

図4に2D NAND型フラッシュメモリで有効だった8元ハフマン符号での従来手法[2]と、提案手法の8元ハフマン符号を示す。従来手法と提案手法で共通することは、データ圧縮でよく用いられている2元ハフマン符号[3]を応用し、枝の数をTLC NAND型フラッシュメモリのしきい値電圧

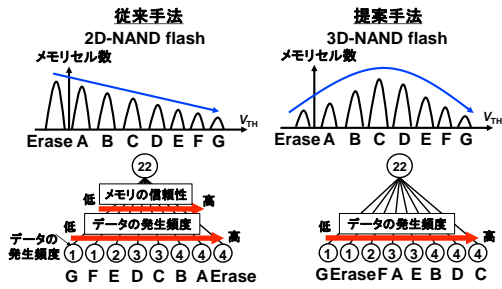


図 4. 従来手法[2]と提案手法の変調方法の違い

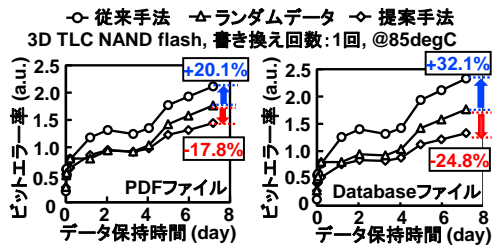


図 5. ビットエラー率測定結果

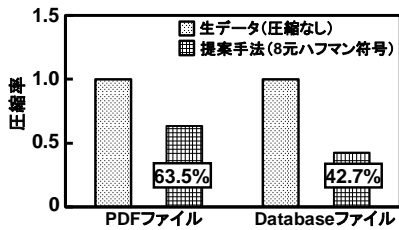


図 6. 圧縮率の解析結果

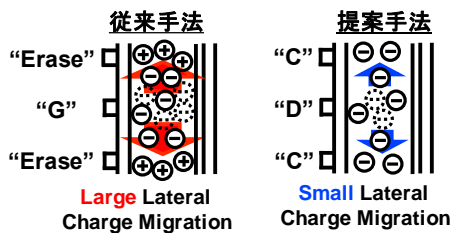


図 7. 本提案による Lateral Charge Migration の抑制

の数である 8 本にして、データを変調・圧縮したことである。具体的なデータの変調・圧縮方法は、同時に接続する 8 つのデータを発生頻度順に並び替え、各枝に直接 TLC NAND 型フラッシュメモリの各状態を割り当てる。このプロセスを繰り返してハフマン木を生成することで、データ圧縮と高信頼化が同時に実現可能となる。

従来手法では、発生頻度の高い枝に対して高信頼な状態を割り当て、しきい値電圧が低いメモリセル数を増やし、高いメモリセル数を減らすこと

で 2D NAND 型フラッシュメモリの信頼性を向上させている。

一方、提案手法では、しきい値電圧が高いメモリセル数と、低いメモリセル数を減らし、しきい値電圧分布の山を中心に寄せることで、メモリセル同士の電界差を小さくする。Lateral Charge Migration は積層方向に隣接しているメモリセルの電界差の影響を受けるため、提案手法により影響を小さくすることができる。

5. 実測結果

PDF ファイルと Database ファイルを従来手法と提案手法を用いて圧縮・変調し、実測したビットエラー率と圧縮率を図 5 と 6 に示す。2D NAND 型フラッシュメモリで有効だった従来手法を 3D NAND 型フラッシュメモリに用いた場合、PDF ファイル、Database ファイルのビットエラー率はそれぞれ 20.1%、32.1%増加してしまった。3D NAND 型フラッシュメモリ向けの提案手法を用いた場合、それぞれのファイルのビットエラー率は 17.8%、24.8%減少させることができた。圧縮率はそれぞれ、63.5%、42.7%を達成した。図 7 に電界差による Lateral Charge Migration の影響を示す。従来手法はしきい値電圧が低い Erase 状態のメモリセル数を増やしており、G 状態のメモリセルと隣り合う確率が高くなり、大きな電界差が生じてしまう。したがって、Lateral Charge Migration の影響が大きくなり、信頼性が低下してしまう。しかし、提案手法は Erase 状態のメモリセル数と G 状態のメモリセル数を減らし、しきい値電圧分布の山を中心に寄せているため、大きな電界差を生じるメモリセルが隣になりにくい。したがって、Lateral Charge Migration を抑制し、信頼性を向上させることができた。

6. 結論

3D TLC NAND 型フラッシュメモリの高信頼化 / データ圧縮のために 2 元ハフマン符号を応用し、3D 特有のデータ保持特性を悪化させる問題 (Lateral Charge Migration) を抑制し、最大でビットエラー率を 24.8% 減少、圧縮率 42.7% を同時に達成することができた。

謝 辞

本研究の一部は JST、CREST の支援 (グラント番号 JPMJCR1532) を受けたものである。

参 考 文 献

- [1] B. Choi et al., "Comprehensive evaluation of early retention (fast charge loss within a few seconds) characteristics in tube-type 3-D NAND Flash Memory," in *Symp. VLSI Tech.*, pp. 78-79, June 2016.
- [2] Y. Deguchi et al., "Flash Reliability Boost Huffman Coding (FRBH): Co-Optimization of Data Compression and V_{TH} Distribution Modulation to Enhance Data-Retention Time by over 2900x," *Symp. VLSI Tech. Dig. Tech. Papers*, pp. T206-207, Kyoto, Japan, June 2017.
- [3] D. A. Huffman, "A Method for the Construction of Minimum-Redundancy Codes," *Proc. I.R.E.*, pp. 1098-1102, Sep. 1952.